

Docket No.: 22040-00029-US
(PATENT)

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Yukio Koyanagi

Confirmation No.: 2404

Application No.: 10/708,405

Filed: March 1, 2004

Art Unit: N/A

For: DIGITAL FILTER AND ITS DESIGNING
METHOD

Examiner: Not Yet Assigned

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

MS PATENT APPLICATION

March 1, 2004

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	2001-273345	September 10, 2001

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Applicant believes no fee is due with this response. However, if a fee is due, please charge our Deposit Account No. 22-0185, under Order No. 22040-00029-US from which the undersigned is authorized to draw.

Respectfully submitted,

By Larry J. Hume
Larry J. Hume

Registration No.: 44,163
CONNOLLY BOVE LODGE & HUTZ LLP
1990 M Street, N.W., Suite 800
Washington, DC 20036-3425
(202) 331-7111
(202) 293-6229 (Fax)
Attorney for Applicant

10/708,405

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 1 年 9 月 1 0 日
Date of Application:

出 願 番 号 特 願 2 0 0 1 - 2 7 3 3 4 5
Application Number:
[ST. 10/C]: [J P 2 0 0 1 - 2 7 3 3 4 5]

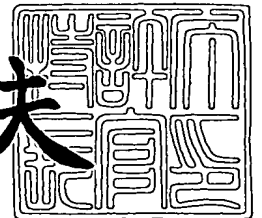
出 願 人 酒 井 康 江
Applicant(s):



2 0 0 3 年 1 0 月 3 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 8 1 5 4 3

【書類名】 特許願

【整理番号】 13NS1374

【提出日】 平成13年 9月10日

【あて先】 特許庁長官殿

【国際特許分類】 H03G 5/02

【発明者】

 【住所又は居所】 埼玉県さいたま市中尾 4 0 9 - 1 - D 1 1 5

 【氏名】 小柳 裕喜生

【特許出願人】

 【識別番号】 595016543

 【氏名又は名称】 酒井 康江

【代理人】

 【識別番号】 100105784

 【弁理士】

 【氏名又は名称】 橋 和之

 【電話番号】 049-249-5122

【手数料の表示】

 【予納台帳番号】 070162

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 0013545

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 デジタルフィルタおよびその設計方法

【特許請求の範囲】

【請求項1】 複数の遅延器から成るタップ付き遅延線を備え、各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタであって、

上記フィルタ係数群は、その数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の1つ飛びの合計値が同符号で互いに等しくなるように値を設定したものであることを特徴とするデジタルフィルタ。

【請求項2】 上記フィルタ係数群の数列が $-1, 0, 9, 16, 9, 0, -1$ の比率から成ることを特徴とする請求項1に記載のデジタルフィルタ。

【請求項3】 請求項2に記載のデジタルフィルタを複数段縦続接続したことを特徴とするデジタルフィルタ。

【請求項4】 複数の遅延器から成るタップ付き遅延線を備え、各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタであって、

上記フィルタ係数群は、その数列が対称型であり、上記数列の合計値がゼロで、上記数列の1つ飛びの合計値が逆符号で互いに等しくなるように値を設定したものであることを特徴とするデジタルフィルタ。

【請求項5】 上記フィルタ係数群の数列が $1, 0, -9, 16, -9, 0, 1$ の比率から成ることを特徴とする請求項4に記載のデジタルフィルタ。

【請求項6】 請求項5に記載のデジタルフィルタを複数段縦続接続したことを特徴とするデジタルフィルタ。

【請求項7】 請求項2に記載のデジタルフィルタと請求項5に記載のデジタルフィルタとを縦続接続したことを特徴とするデジタルフィルタ。

【請求項8】 複数の遅延器から成るタップ付き遅延線を備え、各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタであって、

数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の1つ飛びの合

計値が同符号で互いに等しくなるように値を設定した第1のフィルタ係数群を基本とし、上記第1のフィルタ係数群の数値の絶対値をそのままにして上記数値の中央値以外を符号反転することによって得た第2のフィルタ係数群を、上記各タップの信号に対するフィルタ係数群として与えるように設計されたことを特徴とするデジタルフィルタ。

【請求項9】 複数の遅延器から成るタップ付き遅延線を備え、各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタであって、

数値が対称型であり、上記数値の合計値が非ゼロで、上記数値の1つ飛びの合計値が同符号で互いに等しくなるように値を設定した第1のフィルタ係数群を基本とし、上記第1のフィルタ係数群の数値の中央値以外については絶対値をそのままにして符号反転するとともに、上記数値の中央値については基準値から上記中央値を減算することによって得た第2のフィルタ係数群を、上記各タップの信号に対するフィルタ係数群として与えるように設計されたことを特徴とするデジタルフィルタ。

【請求項10】 上記第1のフィルタ係数群は、 $-1, 0, 9, 16, 9, 0, -1$ の比率から成る数値をフィルタ係数群として用いるように成された基本フィルタを1段もしくは複数段縦続接続した場合に得られる数値から成ることを特徴とする請求項8または9に記載のデジタルフィルタ。

【請求項11】 複数の遅延器から成るタップ付き遅延線を備え、各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタであって、

数値が対称型であり、上記数値の合計値が非ゼロで、上記数値の1つ飛びの合計値が同符号で互いに等しくなるように値を設定した第1のフィルタ係数群を基本とし、上記第1のフィルタ係数群の各値と合算した結果が基準値となるように各値が設定された数値から成る第2のフィルタ係数群を、上記各タップの信号に対するフィルタ係数群として与えるように設計されたことを特徴とするデジタルフィルタ。

【請求項12】 複数の遅延器から成るタップ付き遅延線を備え、各タップ

の信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタであって、

数列が対称型であり、上記数列の合計値がゼロで、上記数列の 1 つ飛びの合計値が逆符号で互いに等しくなるように値を設定した第 2 のフィルタ係数群を基本とし、上記第 2 のフィルタ係数群の数列の絶対値をそのままにして上記数列の中央値以外を符号反転することによって得た第 1 のフィルタ係数群を、上記各タップの信号に対するフィルタ係数群として与えるように設計されたことを特徴とするデジタルフィルタ。

【請求項 1 3】 複数の遅延器から成るタップ付き遅延線を備え、各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタであって、

数列が対称型であり、上記数列の合計値がゼロで、上記数列の 1 つ飛びの合計値が逆符号で互いに等しくなるように値を設定した第 2 のフィルタ係数群を基本とし、上記第 2 のフィルタ係数群の数列の中央値以外については絶対値をそのままにして符号反転するとともに、上記数列の中央値については基準値から上記中央値を減算することによって得た第 1 のフィルタ係数群を、上記各タップの信号に対するフィルタ係数群として与えるように設計されたことを特徴とするデジタルフィルタ。

【請求項 1 4】 上記第 2 のフィルタ係数群は、1, 0, -9, 16, -9, 0, 1 の比率から成る数列をフィルタ係数群として用いるように成された基本フィルタを 1 段もしくは複数段縦続接続した場合に得られる数列から成ることを特徴とする請求項 1 2 または 1 3 に記載のデジタルフィルタ。

【請求項 1 5】 複数の遅延器から成るタップ付き遅延線を備え、各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタであって、

数列が対称型であり、上記数列の合計値がゼロで、上記数列の 1 つ飛びの合計値が逆符号で互いに等しくなるように値を設定した第 2 のフィルタ係数群を基本とし、上記第 2 のフィルタ係数群の各値と合算した結果が基準値となるように各値が設定された数列から成る第 1 のフィルタ係数群を、上記各タップの信号に対

するフィルタ係数群として与えるように設計されたことを特徴とするデジタルフィルタ。

【請求項 16】 複数の遅延器から成るタップ付き遅延線を備え、各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタであって、

数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の 1 つ飛びの合計値が同符号で互いに等しくなるように値を設定した第 1 のフィルタ係数群を基本とし、上記第 1 のフィルタ係数群の数列を変換して、変換後の数列の合計値がゼロで、上記変換後の数列の 1 つ飛びの合計値が逆符号で互いに等しくなるように値を設定した第 2 のフィルタ係数群を、上記各タップの信号に対するフィルタ係数群として与えるように設計されたことを特徴とするデジタルフィルタ。

【請求項 17】 複数の遅延器から成るタップ付き遅延線を備え、各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタであって、

数列が対称型であり、上記数列の合計値がゼロで、上記数列の 1 つ飛びの合計値が逆符号で互いに等しくなるように値を設定した第 2 のフィルタ係数群を基本とし、上記第 2 のフィルタ係数群の数列を変換して、変換後の数列の合計値が非ゼロで、上記変換後の数列の 1 つ飛びの合計値が同符号で互いに等しくなるように値を設定した第 1 のフィルタ係数群を、上記各タップの信号に対するフィルタ係数群として与えるように設計されたことを特徴とするデジタルフィルタ。

【請求項 18】 複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、

数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の 1 つ飛びの合計値が同符号で互いに等しくなるように値を設定した基本のフィルタ係数群をもとに、上記基本のフィルタ係数群の数列の絶対値をそのままにして上記数列の中央値以外を符号反転することにより、上記各タップの信号に対するフィルタ係数群を求めるようにしたことを特徴とするデジタルフィルタの設計方法。

【請求項 19】 複数の遅延器から成るタップ付き遅延線における各タップ

の信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、

数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の 1 つ飛びの合計値が同符号で互いに等しくなるように値を設定した基本のフィルタ係数群をもとに、上記基本のフィルタ係数群の数列の中央値以外については絶対値をそのままにして符号反転するとともに、上記数列の中央値については基準値から上記中央値を減算することにより、上記各タップの信号に対するフィルタ係数群を求めるようにしたことを特徴とするデジタルフィルタの設計方法。

【請求項 20】 上記基本のフィルタ係数群は、 $-1, 0, 9, 16, 9, 0, -1$ の比率の数列から成ることを特徴とする請求項 18 または 19 に記載のデジタルフィルタの設計方法。

【請求項 21】 複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、

数列が対称型であり、上記数列の合計値がゼロで、上記数列の 1 つ飛びの合計値が逆符号で互いに等しくなるように値を設定した基本のフィルタ係数群をもとに、上記基本のフィルタ係数群の数列の絶対値をそのままにして上記数列の中央値以外を符号反転することにより、上記各タップの信号に対するフィルタ係数群を求めるようにしたことを特徴とするデジタルフィルタの設計方法。

【請求項 22】 複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、

数列が対称型であり、上記数列の合計値がゼロで、上記数列の 1 つ飛びの合計値が逆符号で互いに等しくなるように値を設定した基本のフィルタ係数群をもとに、上記基本のフィルタ係数群の数列の中央値以外については絶対値をそのままにして符号反転するとともに、上記数列の中央値については基準値から上記中央値を減算することにより、上記各タップの信号に対するフィルタ係数群を求めるようにしたことを特徴とするデジタルフィルタの設計方法。

【請求項 23】 上記基本のフィルタ係数群は、 $1, 0, -9, 16, -9$

, 0, 1 の比率の数列から成ることを特徴とする請求項 21 または 22 に記載のデジタルフィルタの設計方法。

【請求項 24】 複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、

数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の 1 つ飛びの合計値が同符号で互いに等しくなるように値を設定した基本のフィルタ係数群をもとに、上記基本のフィルタ係数群の数列を変換して、変換後の数列の合計値がゼロで、上記変換後の数列の 1 つ飛びの合計値が逆符号で互いに等しくなるように値を設定することにより、上記各タップの信号に対するフィルタ係数群を求めるようにしたことを特徴とするデジタルフィルタの設計方法。

【請求項 25】 複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、

数列が対称型であり、上記数列の合計値がゼロで、上記数列の 1 つ飛びの合計値が逆符号で互いに等しくなるように値を設定した基本のフィルタ係数群をもとに、上記基本のフィルタ係数群の数列を変換して、変換後の数列の合計値が非ゼロで、上記変換後の数列の 1 つ飛びの合計値が同符号で互いに等しくなるように値を設定することにより、上記各タップの信号に対するフィルタ係数群を求めるようにしたことを特徴とするデジタルフィルタの設計方法。

【請求項 26】 複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、

数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の 1 つ飛びの合計値が同符号で互いに等しくなるように値を設定した基本のフィルタ係数群を用いるように成された基本フィルタを n 段 ($n \geq 1$) 縦続接続し、これによって得られた n 次のフィルタ係数群を、上記各タップの信号に対するフィルタ係数群として求めるようにしたことを特徴とするデジタルフィルタの設計方法。

【請求項 27】 上記 n 次のフィルタ係数群の数列の絶対値をそのままにし

て上記数列の中央値以外を符号反転し、これによって得られた転写フィルタ係数群を、上記各タップの信号に対するフィルタ係数群として求めるようにしたことを特徴とする請求項 2 6 に記載のデジタルフィルタの設計方法。

【請求項 2 8】 上記 n 次のフィルタ係数群の数列の中央値以外については絶対値をそのままにして符号反転するとともに、上記数列の中央値については基準値から上記中央値を減算し、これによって得られた転写フィルタ係数群を、上記各タップの信号に対するフィルタ係数群として求めるようにしたことを特徴とする請求項 2 6 に記載のデジタルフィルタの設計方法。

【請求項 2 9】 複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、

数列が対称型であり、上記数列の合計値がゼロで、上記数列の 1 つ飛びの合計値が逆符号で互いに等しくなるように値を設定した基本のフィルタ係数群を用いるように成された基本フィルタを n 段 ($n \geq 1$) 縦続接続し、これによって得られた n 次のフィルタ係数群を、上記各タップの信号に対するフィルタ係数群として求めるようにしたことを特徴とするデジタルフィルタの設計方法。

【請求項 3 0】 上記 n 次のフィルタ係数群の数列の絶対値をそのままにして上記数列の中央値以外を符号反転し、これによって得られた転写フィルタ係数群を、上記各タップの信号に対するフィルタ係数群として求めるようにしたことを特徴とする請求項 2 9 に記載のデジタルフィルタの設計方法。

【請求項 3 1】 上記 n 次のフィルタ係数群の数列の中央値以外については絶対値をそのままにして符号反転するとともに、上記数列の中央値については基準値から上記中央値を減算し、これによって得られた転写フィルタ係数群を、上記各タップの信号に対するフィルタ係数群として求めるようにしたことを特徴とする請求項 2 9 に記載のデジタルフィルタの設計方法。

【請求項 3 2】 上記遅延器の遅延レートを変えることによってフィルタの通過周波数帯域をシフトさせるようにしたことを特徴とする請求項 2 6 ～ 3 1 の何れか 1 項に記載のデジタルフィルタの設計方法。

【請求項 3 3】 複数の遅延器から成るタップ付き遅延線における各タップ

の信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、

数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の 1 つ飛びの合計値が同符号で互いに等しくなるように値を設定した基本のフィルタ係数群を用いるように成された基本フィルタの、上記遅延器の遅延レートを変えることによってフィルタの通過周波数帯域をシフトさせるようにしたことを特徴とするデジタルフィルタの設計方法。

【請求項 3 4】 複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、

数列が対称型であり、上記数列の合計値がゼロで、上記数列の 1 つ飛びの合計値が逆符号で互いに等しくなるように値を設定した基本のフィルタ係数群を用いるように成された基本フィルタの、上記遅延器の遅延レートを変えることによってフィルタの通過周波数帯域をシフトさせるようにしたことを特徴とするデジタルフィルタの設計方法。

【請求項 3 5】 請求項 2 6 ～ 3 4 の何れか 1 項に記載の設計方法により求められたフィルタ係数群を用いるフィルタを m 段 ($m \geq 1$) 縦続接続することにより、フィルタの通過周波数帯域を調整するようにしたことを特徴とするデジタルフィルタの設計方法。

【請求項 3 6】 請求項 2 6 ～ 3 4 の何れか 1 項に記載の設計方法により求められたフィルタ係数群を用いるフィルタと、請求項 2 6 ～ 3 4 の他の何れか 1 項に記載の設計方法により求められた上記フィルタ係数群を用いるフィルタとを任意に縦続接続することにより、フィルタの通過周波数帯域を調整するようにしたことを特徴とするデジタルフィルタの設計方法。

【請求項 3 7】 複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、

数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の 1 つ飛びの合計値が同符号で互いに等しくなるように値を設定した第 1 の基本のフィルタ係数

群を用いるように成された第1の基本フィルタを n 段 ($n \geq 1$) 縦続接続し、上記遅延器の遅延レートを変えることによってフィルタの通過周波数帯域をシフトさせ、これによって n 次のフィルタ係数群を得るとともに、

数列が対称型であり、上記数列の合計値がゼロで、上記数列の1つ飛びの合計値が逆符号で互いに等しくなるように値を設定した第2の基本フィルタ係数群を用いるように成された第2の基本フィルタを m 段 ($m \geq 1$) 縦続接続し、上記遅延器の遅延レートを変えることによってフィルタの通過周波数帯域をシフトさせ、これによって m 次のフィルタ係数群を得て、

上記 n 次のフィルタ係数群を用いるフィルタと、上記 m 次のフィルタ係数群を用いるフィルタとを縦続接続し、

さらに、当該縦続接続によって得られたフィルタ係数群の数列の中央値以外については絶対値をそのままにして符号反転するとともに、上記数列の中央値については基準値から上記中央値を減算することにより、これによって得られた転写フィルタ係数群を、上記各タップの信号に対するフィルタ係数群として求めるようにしたことを特徴とするデジタルフィルタの設計方法。

【請求項38】 複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、

数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の1つ飛びの合計値が同符号で互いに等しくなるように値を設定した最初のフィルタ係数群、または、上記数列の合計値がゼロで、上記数列の1つ飛びの合計値が逆符号で互いに等しくなるように値を設定した最初のフィルタ係数群をもとに、上記最初のフィルタ係数群を用いるように成されたフィルタを複数段縦続接続した場合に得られるフィルタ係数群であって、接続段数を1つずつ増やしていったときに変化していく周波数が目的の周波数を飛び超える段数だけ上記基本フィルタを縦続接続した場合に得られる2番目のフィルタ係数群を求め、

上記求めた2番目のフィルタ係数群をもとに、当該2番目のフィルタ係数群の数列の中央値以外については絶対値をそのままにして符号反転するとともに、上記数列の中央値については基準値から上記中央値を減算することにより、転写フ

フィルタ係数群を求めて、

上記転写フィルタ係数群をもとに、上記転写フィルタ係数群を用いるように成された中間成果物のフィルタを複数段縦続接続した場合に得られるフィルタ係数群であって、接続段数を1つずつ増やしていったときに変化していく周波数が上記目的の周波数を飛び超える段数だけ上記中間成果物のフィルタを縦続接続した場合に得られる3番目のフィルタ係数群を更に求め、

以下同様に、上記求めた3番目のフィルタ係数群をもとに、転写フィルタ係数群と、当該転写フィルタ係数群を用いるように成された中間成果物のフィルタを縦続接続した場合のフィルタ係数群とを繰り返し求めて、これによって得られる周波数と上記目的の周波数との誤差を小さくしていき、最終的なフィルタ係数群を得るようにしたことを特徴とするデジタルフィルタの設計方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、デジタルフィルタおよびその設計方法に関し、特に、複数の遅延器から成るタップ付き遅延線を備え、各タップの信号をそれぞれ数倍した後、加算して出力するFIRフィルタに用いて好適なものである。

【0002】

【従来の技術】

通信、計測、音声・画像信号処理、医療、地震学などの様々な分野で提供されている種々の電子機器においては、その内部で何らかのデジタル信号処理を行っているのが通常である。デジタル信号処理の最も重要な基本操作に、各種の信号や雑音が混在している入力信号の中から、必要なある周波数帯域の信号のみを取り出すフィルタリング処理がある。このために、デジタル信号処理を行う電子機器では、デジタルフィルタが用いられることが多い。

【0003】

デジタルフィルタとしては、IIR (Infinite Impulse Response: 無限長インパルス応答) フィルタやFIR (Finite Impulse Response: 有限長インパルス応答) フィルタが多く用いられる。このうちFIRフィルタは、次のような利

点を持つ。第1に、FIRフィルタの伝達関数の極は z 平面の原点のみにあるため、回路は常に安定である。第2に、完全に正確な直線位相特性を実現することができる。

【0004】

フィルタを通過域と阻止域との配置から分類すると、ローパスフィルタ、ハイパスフィルタ、帯域通過フィルタ、帯域消去フィルタの4つに分けられる。IIRフィルタでは、基本となるのはローパスフィルタであり、その他のハイパスフィルタ、帯域通過フィルタ、帯域消去フィルタは、ローパスフィルタから周波数変換により導かれる。FIRフィルタでも、ハイパスフィルタはローパスフィルタから導かれる。

【0005】

電子機器の用途によっては、互いに対称的な周波数特性を有するローパスフィルタとハイパスフィルタとの対から成る対称型FIRフィルタを用いることがある。そのような対称型FIRフィルタは、まず基本となるローパスフィルタを設計し、これを周波数変換することにより、ローパスフィルタと特性が対称的なハイパスフィルタを設計する。

【0006】

ところで、FIRフィルタは、有限時間長で表されるインパルス応答がそのままフィルタの係数となっている。したがって、FIRフィルタを設計するということは、希望の周波数特性が得られるようにフィルタ係数群を決定するということである。

【0007】

【発明が解決しようとする課題】

従来、FIR型のローパスフィルタからハイパスフィルタ等のフィルタ係数を導く周波数変換では、フィルタのカットオフ周波数を変換する処理が行われていた。具体的には、サンプリング周波数とカットオフ周波数との比率をもとに、窓関数やチェビシェフ近似法などを用いた畳み込み演算等を行うことにより、フィルタの伝達関数を求め、それを更に周波数成分に置き換える処理を行っていた。

【0008】

しかしながら、窓関数やチェビシェフ近似法などを用いた周波数変換は、その計算が非常に複雑である。そのため、これをソフトウェアで実現すると処理負荷が重くなり、ハードウェアで実現すると回路規模が大きくなるという問題があった。

【0009】

また、従来の設計法で得られるフィルタの周波数特性は、窓関数や近似式に依存するので、これらをうまく設定しないと、良好な周波数特性を得ることができない。しかし、窓関数や近似式を適当に設定することは一般に困難であり、所望の周波数特性を有するフィルタを設計することは、非常に大変であった。

【0010】

また、周波数変換によらず、ハイパスフィルタなどのフィルタ係数を直接的に求める方法も考えられる。しかし、この場合は、所望の周波数特性を得るのに必要なフィルタ係数を試行錯誤して求めなければならず、簡単には設計できないという問題があった。

【0011】

本発明は、このような問題を解決するために成されたものであり、所望の周波数特性を有する F I R デジタルフィルタを簡易的に設計できるようにすることを目的とする。

【0012】

【課題を解決するための手段】

本発明のデジタルフィルタは、複数の遅延器から成るタップ付き遅延線を備え、各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタであって、上記フィルタ係数群は、その数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の1つ飛びの合計値が同符号で互いに等しくなるように値を設定したものであることを特徴とする。

例えば、この条件を満たすフィルタ係数群の数列は、 $-1, 0, 9, 16, 9, 0, -1$ の比率から成る。

このようなデジタルフィルタを複数段縦続接続しても良い。

【0013】

本発明の他の態様では、複数の遅延器から成るタップ付き遅延線を備え、各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタであって、上記フィルタ係数群は、その数列が対称型であり、上記数列の合計値がゼロで、上記数列の1つ飛びの合計値が逆符号で互いに等しくなるように値を設定したものであることを特徴とする。

例えば、この条件を満たすフィルタ係数群の数列は、1, 0, -9, 16, -9, 0, 1の比率から成る。

このようなデジタルフィルタを複数段縦続接続しても良い。

【0014】

本発明のその他の態様では、複数の遅延器から成るタップ付き遅延線を備え、各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタであって、数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の1つ飛びの合計値が同符号で互いに等しくなるように値を設定した第1のフィルタ係数群を基本とし、上記第1のフィルタ係数群の各値と合算した結果が基準値となるように各値が設定された数列から成る第2のフィルタ係数群を、上記各タップの信号に対するフィルタ係数群として与えるように設計されたことを特徴とする。

【0015】

本発明のその他の態様では、複数の遅延器から成るタップ付き遅延線を備え、各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタであって、数列が対称型であり、上記数列の合計値がゼロで、上記数列の1つ飛びの合計値が逆符号で互いに等しくなるように値を設定した第2のフィルタ係数群を基本とし、上記第2のフィルタ係数群の各値と合算した結果が基準値となるように各値が設定された数列から成る第1のフィルタ係数群を、上記各タップの信号に対するフィルタ係数群として与えるように設計されたことを特徴とする。

【0016】

また、本発明によるデジタルフィルタの設計方法は、複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそ

それぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の 1 つ飛びの合計値が同符号で互いに等しくなるように値を設定した基本のフィルタ係数群をもとに、上記基本のフィルタ係数群の数列の絶対値をそのままにして上記数列の中央値以外を符号反転することにより、上記各タップの信号に対するフィルタ係数群を求めるようにしたことを特徴とする。

【0017】

本発明の他の態様では、複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の 1 つ飛びの合計値が同符号で互いに等しくなるように値を設定した基本のフィルタ係数群をもとに、上記基本のフィルタ係数群の数列の中央値以外については絶対値をそのままにして符号反転するとともに、上記数列の中央値については基準値から上記中央値を減算することにより、上記各タップの信号に対するフィルタ係数群を求めるようにしたことを特徴とする。

【0018】

本発明のその他の態様では、数列が対称型であり、上記数列の合計値がゼロで、上記数列の 1 つ飛びの合計値が逆符号で互いに等しくなるように値を設定した基本のフィルタ係数群をもとに、上述と同様の操作を行うことにより、上記各タップの信号に対するフィルタ係数群を求めるようにしたことを特徴とする。

【0019】

本発明のその他の態様では、複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の 1 つ飛びの合計値が同符号で互いに等しくなるように値を設定した基本のフィルタ係数群をもとに、上記基本のフィルタ係数群の数列を変換して、変換後の数列の合計値がゼロで、上記変換後の数列の 1 つ飛びの合計値が逆符号で互いに等しくなるように値を設定することにより

、上記各タップの信号に対するフィルタ係数群を求めるようにしたことを特徴とする。

【0020】

本発明のその他の態様では、複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、数列が対称型であり、上記数列の合計値がゼロで、上記数列の1つ飛びの合計値が逆符号で互いに等しくなるように値を設定した基本のフィルタ係数群をもとに、上記基本のフィルタ係数群の数列を変換して、変換後の数列の合計値が非ゼロで、上記変換後の数列の1つ飛びの合計値が同符号で互いに等しくなるように値を設定することにより、上記各タップの信号に対するフィルタ係数群を求めるようにしたことを特徴とする。

【0021】

本発明のその他の態様では、複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の1つ飛びの合計値が同符号で互いに等しくなるように値を設定した基本のフィルタ係数群を用いるように成された基本フィルタを n 段 ($n \geq 1$) 縦続接続し、これによって得られた n 次のフィルタ係数群を、上記各タップの信号に対するフィルタ係数群として求めるようにしたことを特徴とする。

【0022】

本発明のその他の態様では、上記 n 次のフィルタ係数群の数列の絶対値をそのままにして上記数列の中央値以外を符号反転し、これによって得られた転写フィルタ係数群を、上記各タップの信号に対するフィルタ係数群として求めるようにしたことを特徴とする。

【0023】

本発明のその他の態様では、上記 n 次のフィルタ係数群の数列の中央値以外については絶対値をそのままにして符号反転するとともに、上記数列の中央値につ

いては基準値から上記中央値を減算し、これによって得られた転写フィルタ係数群を、上記各タップの信号に対するフィルタ係数群として求めるようにしたことを特徴とする。

【0 0 2 4】

本発明のその他の態様では、複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、数列が対称型であり、上記数列の合計値がゼロで、上記数列の1つ飛びの合計値が逆符号で互いに等しくなるように値を設定した基本のフィルタ係数群を用いるように成された基本フィルタを n 段 ($n \geq 1$) 縦続接続し、これによって得られた n 次のフィルタ係数群を、上記各タップの信号に対するフィルタ係数群として求めるようにしたことを特徴とする。

【0 0 2 5】

本発明のその他の態様では、上記 n 次のフィルタ係数群の数列の絶対値をそのままにして上記数列の中央値以外を符号反転し、これによって得られた転写フィルタ係数群を、上記各タップの信号に対するフィルタ係数群として求めるようにしたことを特徴とする。

【0 0 2 6】

本発明のその他の態様では、上記 n 次のフィルタ係数群の数列の中央値以外については絶対値をそのままにして符号反転するとともに、上記数列の中央値については基準値から上記中央値を減算し、これによって得られた転写フィルタ係数群を、上記各タップの信号に対するフィルタ係数群として求めるようにしたことを特徴とする。

【0 0 2 7】

本発明のその他の態様では、上記遅延器の遅延レートを変えることによってフィルタの通過周波数帯域をシフトさせるようにしたことを特徴とする。

【0 0 2 8】

本発明のその他の態様では、請求項 2 4 ~ 3 2 の何れか 1 項に記載の設計方法により求められたフィルタ係数群を用いるフィルタを m 段 ($m \geq 1$) 縦続接続す

ることにより、フィルタの通過周波数帯域を調整するようにしたことを特徴とする。

【0029】

本発明のその他の態様では、請求項24～32の何れか1項に記載の設計方法により求められたフィルタ係数群を用いるフィルタと、請求項24～32の他の何れか1項に記載の設計方法により求められた上記フィルタ係数群を用いるフィルタとを任意に縦続接続することにより、フィルタの通過周波数帯域を調整するようにしたことを特徴とする。

【0030】

本発明のその他の態様では、複数の遅延器から成るタップ付き遅延線における各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の1つ飛びの合計値が同符号で互いに等しくなるように値を設定した第1の基本のフィルタ係数群を用いるように成された第1の基本フィルタを n 段 ($n \geq 1$) 縦続接続し、上記遅延器の遅延レートを変えることによってフィルタの通過周波数帯域をシフトさせ、これによって n 次のフィルタ係数群を得るとともに、数列が対称型であり、上記数列の合計値がゼロで、上記数列の1つ飛びの合計値が逆符号で互いに等しくなるように値を設定した第2の基本のフィルタ係数群を用いるように成された第2の基本フィルタを m 段 ($m \geq 1$) 縦続接続し、上記遅延器の遅延レートを変えることによってフィルタの通過周波数帯域をシフトさせ、これによって m 次のフィルタ係数群を得て、上記 n 次のフィルタ係数群を用いるフィルタと、上記 m 次のフィルタ係数群を用いるフィルタとを縦続接続し、さらに、当該縦続接続によって得られたフィルタ係数群の数列の中央値以外については絶対値をそのままにして符号反転するとともに、上記数列の中央値については基準値から上記中央値を減算することにより、これによって得られた転写フィルタ係数群を、上記各タップの信号に対するフィルタ係数群として求めるようにしたことを特徴とする。

【0031】

本発明のその他の態様では、複数の遅延器から成るタップ付き遅延線における

各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するデジタルフィルタを設計する方法であって、数列が対称型であり、上記数列の合計値が非ゼロで、上記数列の1つ飛びの合計値が同符号で互いに等しくなるように値を設定した最初のフィルタ係数群、または、上記数列の合計値がゼロで、上記数列の1つ飛びの合計値が逆符号で互いに等しくなるように値を設定した最初のフィルタ係数群をもとに、上記最初のフィルタ係数群を用いるように成されたフィルタを複数段縦続接続した場合に得られるフィルタ係数群であって、接続段数を1つずつ増やしていったときに変化していく周波数が目的の周波数を飛び超える段数だけ上記基本フィルタを縦続接続した場合に得られる2番目のフィルタ係数群を求め、上記求めた2番目のフィルタ係数群をもとに、当該2番目のフィルタ係数群の数列の中央値以外については絶対値をそのままにして符号反転するとともに、上記数列の中央値については基準値から上記中央値を減算することにより、転写フィルタ係数群を求めて、上記転写フィルタ係数群をもとに、上記転写フィルタ係数群を用いるように成された中間成果物のフィルタを複数段縦続接続した場合に得られるフィルタ係数群であって、接続段数を1つずつ増やしていったときに変化していく周波数が上記目的の周波数を飛び超える段数だけ上記中間成果物のフィルタを縦続接続した場合に得られる3番目のフィルタ係数群を更に求め、以下同様に、上記求めた3番目のフィルタ係数群をもとに、転写フィルタ係数群と、当該転写フィルタ係数群を用いるように成された中間成果物のフィルタを縦続接続した場合のフィルタ係数群とを繰り返し求めて、これによって得られる周波数と上記目的の周波数との誤差を小さくしていき、最終的なフィルタ係数群を得るようにしたことを特徴とする。

【0 0 3 2】

【発明の実施の形態】

以下、本発明の一実施形態を図面に基づいて説明する。

本実施形態のデジタルフィルタは、複数の遅延器から成るタップ付き遅延線を備え、各タップの信号を、与えられるフィルタ係数群によりそれぞれ数倍した後、加算して出力するトランスバーサル型のFIRフィルタである。FIRフィルタでは、これに与える複数のフィルタ係数の数列が対称型であれば、位相特性は

直線となり、かつ、回路が常に安定となる。

【0 0 3 3】

本実施形態では、この F I R フィルタに対して与える対称型の基本的なフィルタ係数群として、図 2 の④に示すような数列 $\{-1, 0, 9, 16, 9, 0, -1\}$ を用いる。この④に示すフィルタ係数群は、その数列が対称型であり、数列の合計値が非ゼロで、数列の 1 つ飛びの合計値が同符号で互いに等しくなるという性質を持っている ($-1 + 9 + 9 + (-1) = 16$ 、 $0 + 16 + 0 = 16$)。

【0 0 3 4】

上記図 2 の④に示すフィルタ係数は、同図の③に示すデジタル基本関数を 1 回移動平均演算することによって得られるものである。このデジタル基本関数は、1 クロック毎にデータ値が $-1, 1, 8, 8, 1, -1$ と変化する関数である。このデジタル基本関数の数列は、同図の①に示す数列を 2 回移動平均演算することによって得られる。

【0 0 3 5】

図 3 は、図 2 の①～④に示す数列を F F T (Fast Fourier Transfer：高速フーリエ変換) した結果の周波数－ゲイン特性を示す図である。なお、この図 3 では、ゲインを“1”で基準化している。この特性図から分かるように、④の数列をフィルタ係数に用いた場合には、中心周波数においてゲインが 0.5 となり、かつ、オーバーシュートも存在しない良好なローパスフィルタ特性が得られる。よって、これを基本ローパスフィルタとする。

【0 0 3 6】

図 1 は、上記基本ローパスフィルタの構成例を示す図である。このフィルタでは、縦続接続された 6 個の D 型フリップフロップ 11～16 によって入力信号を 1 クロック C K ずつ順次遅延させる。そして、D 型フリップフロップ 11～16 の入出力タップから取り出した信号に対し、5 個の係数器 21～25 により上記④の数列から成るフィルタ係数をそれぞれ乗算し、それらの乗算結果を全て加算器 31～34 で加算して出力する。

【0 0 3 7】

加算器 34 の出力段に設けられている $1/32$ 倍の乗算器 35 は、各タップの

信号と各フィルタ係数とを積和演算することによって大きくなった振幅を元の振幅に戻すために用いる。つまり、ゲインを“1”で基準化している。“32”という値は、全てのフィルタ係数値を加算した結果である（ $-1 + 0 + 9 + 16 + 9 + 0 + (-1) = 32$ ）。ここでは、図2の④に示す整数列を基本のフィルタ係数群として用い、加算出力を $1/32$ 倍しているが、フィルタ係数群の値自体を $1/32$ 倍しても良い。

【0038】

図4は、図1に示す基本ローパスフィルタを n 段（ $n \geq 1$ ）縦続接続した場合に、それによって得られる n 次のフィルタ係数群をそれぞれ示す図である。ここでは代表として、1次、2次、4次のフィルタ係数群を示している。なお、ここに示したフィルタ係数群は、係数値自体を $1/32$ 倍して 10^{-3} で丸めたものである。

【0039】

上述のように、1次のローパスフィルタ係数群は、7個のフィルタ係数の数列 $\{-1, 0, 9, 16, 9, 0, -1\} / 32$ から成る。これに対し、基本ローパスフィルタを2段縦続接続した場合の2次のローパスフィルタ係数群は13個のフィルタ係数、4段縦続接続した場合の4次のローパスフィルタ係数群は25個のフィルタ係数、…というように、接続する段数に応じてフィルタ係数の数が増えていく。

【0040】

図4に示した1次、2次、4次の各フィルタ係数群のうち、太枠で示した部分は、それぞれのフィルタ係数群の中央値を示す。図4において、2次および4次のフィルタ係数群における $R[i]$ 列 $C[j]$ 行のフィルタ係数値は、以下の式により求められる。

$$(-(R[i-8]C[j-1]+R[i-2]C[j-1]))+(R[i-6]C[j-1]+R[i-4]C[j-1])*9+R[i-5]C[j-1]*16)/32$$

【0041】

図5は、 n 次（ $n=1, 2, 4, 8, 16$ ）ローパスフィルタのフィルタ係数群の数列をFFTした結果の周波数－ゲイン特性を示す図である。図5の例では

、44. 1 K H z のサンプリング周波数で量子化した信号を、同じく 44. 1 K H z の遅延レートを持つ（D型フリップフロップ 1 1 ～ 1 6 に供給するクロック C K の周波数が 44. 1 K H z ）ローパスフィルタに通した場合のフィルタ特性を示している。

【 0 0 4 2 】

図 5 に示すように、基本ローパスフィルタを n 段縦続接続して次数を大きくしていくことにより、通過域から阻止域へと移る中間の遮断域（過渡域）の傾斜およびカットオフ周波数を段階的に変化させることができる。すなわち、基本ローパスフィルタを任意の段数だけ縦続接続することにより、遮断域の傾斜およびカットオフ周波数として所望の特性を有するローパスフィルタを簡単に設計することができる。なお、図 5 から分かるように、遮断域の傾斜およびカットオフ周波数の変化幅は、次数を大きくするに従って徐々に小さくなっていく。

【 0 0 4 3 】

図 6 は、1 次～1 6 次のフィルタ係数群の最大値（中央値）と、ゲインが平坦な部分より -3 d b 下がるカットオフ周波数のバンド幅との相関関係を示す図である。これから分かるように、両者間には相関があり、係数最大値およびカットオフ周波数の双方とも、次数を大きくするほど小さくなる。カットオフ周波数が段階的に小さくなる様子は、図 5 にも表されている。カットオフ周波数を微細に調整することも可能であるが、その方法については後述する。

【 0 0 4 4 】

本実施形態では、基本のフィルタ係数群として、 $\{-1, 0, 9, 16, 9, 0, -1\}$ の比率から成る数列を用いている。これにより、基本ローパスフィルタを何段接続しても、通過域が平坦な特性を持ち、オーバーシュートが全く存在しない良好なローパスフィルタ特性を得ることができる。本実施形態で用いる基本のフィルタ係数群がこのような特性を持つことにより、当該基本ローパスフィルタをもとに、任意の周波数特性を持つ各種のデジタルフィルタを簡易的に設計することが可能となる（これについては後述する）。

【 0 0 4 5 】

また、本実施形態では、D型フリップフロップ 1 1 ～ 1 6 の遅延レート（クロ

ックレート) を変えることによって、ローパスフィルタの周波数帯域をシフトさせることができる。例えば、44.1 KHz のサンプリングクロックで音声信号を量子化した場合に、ローパスフィルタの通過域を 0 ~ 22 KHz として、量子化信号から 23 ~ 44.1 KHz の周波数成分を除去するためには、D 型フリップフロップ 11 ~ 16 のクロック周波数を 88.2 KHz 以上に大きくする必要がある(クロック周波数が 44.1 KHz だと、図 5 に示したように通過域を 0 ~ 22 KHz にできない)。

【0046】

逆に、D 型フリップフロップ 11 ~ 16 のクロックレートをサンプリング周波数の $1/n$ に小さくすることにより、異なる周波数特性を持つローパスフィルタを得ることができる。図 7 は、クロックレートを $1/4$ にした場合のローパスフィルタの構成例を示す図であり、図 1 に示した構成要素と同一の機能を有する構成要素には同一の符号を付している。なお、ここで用いるクロックレートが $1/4$ のクロックは、図 7 中に示したものに限らず、デューティ比が 50% のものを用いても良い。

【0047】

図 8 は、図 7 に示したローパスフィルタおよびこれを 4 段縦続接続した 4 次のローパスフィルタの周波数-ゲイン特性を示す図である。この図 8 と図 5 との比較から分かるように、クロックレートを小さくすると、通過域のバンド幅が減少し、遮断域の傾斜も急になる。これにより、クロックレートを変えるだけで、遮断域の傾斜およびカットオフ周波数として所望の特性を有するローパスフィルタを簡単に設計することができる。また、このような特性を利用して、任意の周波数特性を持つ各種のデジタルフィルタを簡易的に設計することも可能となる(これについても後述する)。

【0048】

さらに、上述のような基本ローパスフィルタをもとに、ハイパスフィルタを簡単に導くこともできる。ここで求めるハイパスフィルタは、その周波数-ゲイン特性が基本ローパスフィルタと比べて、ある周波数軸に対して左右に対称な特性を持つ対称型のハイパスフィルタと、基本ローパスフィルタとハイパスフィルタ

とのゲイン出力を合算すると、全周波数帯域でゲインが完全に 1（基準値）となる補完型のハイパスフィルタとが考えられる。

【0049】

図 1 に示す基本ローパスフィルタに対して、ゲインが 1 に基準化された単一パルスを入力すると、各係数器 21～25 を通して基本のフィルタ係数群 $\{-1, 0, 9, 16, 9, 0, -1\}$ が出力される。これは、このフィルタ係数群の数列そのものがローパスフィルタの特性を表していると考えられる。したがって、基本ローパスフィルタのフィルタ係数群の数列を変えることにより、ハイパスフィルタを作ることができる。

【0050】

例えば、基本ローパスフィルタとの対称性を保つために、数列の絶対値はそのままにして中央値以外を符号変換する。基本のフィルタ係数群に対してこのような条件を満たすフィルタ係数群の数列は、 $\{1, 0, -9, 16, -9, 0, 1\}$ となる。このようにすると、サンプリング周波数の $1/4$ 、 $3/4$ の周波数軸に対して左右に対称な特性を持つハイパスフィルタを得ることができる。

【0051】

図 9 は、基本ローパスフィルタを 4 段縦続接続した 4 次のクロックレート 1（基準のクロック CK）のローパスフィルタおよび、基本のフィルタ係数群を符号変換して生成した転写フィルタ係数群を用いるハイパスフィルタを 4 段縦続接続した 4 次のクロックレート 1 の対称型ハイパスフィルタの周波数－ゲイン特性を示す図である。

【0052】

この特性図から分かるように、4 次のローパスフィルタと比べて、サンプリング周波数（44.1 KHz）の $1/4$ 、 $3/4$ の周波数軸に対して左右に対称な特性を持つ 4 次のハイパスフィルタを得ることができる。なお、4 次ローパスフィルタのフィルタ係数群を求めた後、その数列を転写フィルタ係数群に変換した場合でも、1 次ローパスフィルタのフィルタ係数群を転写フィルタ係数群に変換した後、当該転写フィルタ係数群から 4 次ハイパスフィルタのフィルタ係数群を求めた場合でも、その数列は全く同じものとなる。

【0053】

また、他の例では、基本ローパスフィルタのフィルタ係数群の数列 $\{-1, 0, 9, 16, 9, 0, -1\}$ と対応する要素どうしで加算した場合に、中央値どうしの加算結果が32（これは数列の各値を合算した基準値であり、各フィルタ係数の値が $1/32$ 倍されているときは、基準値は1である）で、それ以外が0となる数列を新しいフィルタ係数群とする。このようにすると、得られるフィルタ係数群はその数列の合計値が0、数列の1つ飛びの合計値が逆符号で等しい値となり、ローパスフィルタのゲインとのトータルが全周波数帯域で完全に1となるという特性を持つハイパスフィルタを得ることができる。

【0054】

図10は、4次のクロックレート1のローパスフィルタに用いるフィルタ係数群から、4次のクロックレート1のハイパスフィルタに用いるフィルタ係数群を求める転写について説明するための図である。なお、ここでは、フィルタ係数群の値自体を $1/32$ 倍し、各フィルタ係数値を 10^{-3} で丸めた例について示しており、丸めた結果として値が0となる部分の図示は省略している。

【0055】

ここでは、まず、4次のローパスフィルタのフィルタ係数群を小数点以下3桁で取り出す（表の第1列）。次に、当該取り出したフィルタ係数群の数列の中央値以外については絶対値をそのままにして符号反転する。数列の中央値については、基準値（この場合は1）から中央値を減算する（表の第2列）。これによって得られた転写フィルタ係数群（表の第3列）が、求める4次のハイパスフィルタのフィルタ係数群である。

【0056】

図11は、基本ローパスフィルタを4段縦続接続した4次のクロックレート1のローパスフィルタおよび、基本のフィルタ係数群を符号変換等して生成した転写フィルタ係数群を用いるハイパスフィルタを4段縦続接続した4次のクロックレート1の補完型ハイパスフィルタの周波数-ゲイン特性を示す図である。

【0057】

この特性図から分かるように、4次ローパスフィルタと比べて、当該4次ロー

パスフィルタのゲインとのトータルが全周波数帯域で完全に1になるという特性を持つ4次ハイパスフィルタを得ることができる。なお、4次ローパスフィルタのフィルタ係数群を求めた後、その数列を転写フィルタ係数群に変換した場合でも、1次ローパスフィルタのフィルタ係数群を転写フィルタ係数群に変換した後、当該転写フィルタ係数群から4次ハイパスフィルタのフィルタ係数群を求めた場合でも、その数列は全く同じものとなる。

【0058】

以上のように、本実施形態によれば、FIRローパスフィルタに与える基本的なフィルタ係数群として、所定の条件を満たす数列を与えるようにしたので、ローパスフィルタに対するフィルタ係数群の符号を変える程度の簡単な操作だけで、ハイパスフィルタを設計することができる。

【0059】

なお、以上では、 $\{-1, 0, 9, 16, 9, 0, -1\}$ の比率から成る数列をフィルタ係数群として利用するローパスフィルタを基本として、当該フィルタ係数群を転写することにより、ハイパスフィルタのフィルタ係数群を求める例について説明した。これとは逆に、 $\{1, 0, -9, 16, -9, 0, 1\}$ の比率から成る数列をフィルタ係数群として利用するハイパスフィルタを基本として、当該フィルタ係数群を転写することにより、ローパスフィルタのフィルタ係数群を求めることも可能である。

【0060】

次に、以上に説明したフィルタの縦続接続、クロックレートの変換、フィルタ係数群の転写を駆使して、所望の周波数特性を有するFIRデジタルフィルタを設計する例について説明する。ここでは一例として、サンプリング周波数44.1KHz、-3db周波数(カットオフ周波数)が20KHzのローパスフィルタを設計する場合について説明する。

【0061】

まず、基本ローパスフィルタをもとに、 n 次のクロックレート $1/2$ (クロック $CK/2$)のローパスフィルタLPF2(n)を作る。このとき、図12に示すように、次数 n を調整して、フィルタの通過域を必要なバンド幅にする。図1

2 の例では、基本ローパスフィルタを 8 段縦続接続して 8 次のローパスフィルタを作っている。

【0062】

これとは別に、基本ハイパスフィルタ（基本ローパスフィルタのフィルタ係数群を転写したもの）をもとに、 n 次のクロックレート 1 のハイパスフィルタ HPF 1 (n) を作る。このとき、図 13 の実線に示すように、次数 n を調整して、フィルタの通過域のバンド幅が十分に小さくなるようにする。図 13 の例では、基本ハイパスフィルタを 21 段縦続接続して 21 次のハイパスフィルタを作っている。なお、図 13 中には、比較のために、図 12 に示した 8 次のローパスフィルタの特性も併せて示している（点線）。

【0063】

次に、上述のように作成した 8 次のローパスフィルタ LPF 2 (8) と、21 次のハイパスフィルタ HPF 1 (21) とを縦続接続することにより、それぞれの通過域のオーバーラップした部分を取り出す。図 14 は、その場合の周波数—ゲイン特性、周波数—位相特性を示す図である。これから分かるように、通過域のバンド幅が十分に小さく、遮断域の傾斜が十分に大きい周波数特性を持ったハイパスフィルタを得ることができる。また、ほぼ直線的な位相特性も得ることができる。

【0064】

なお、ここでは 8 次のローパスフィルタと 21 次のハイパスフィルタとの合成により通過域のバンド幅を小さくしているが、ハイパスフィルタの次数をより大きくすることにより、通過域のバンド幅を小さくしていくことも可能である。しかし、上述したように、遮断域の傾斜およびカットオフ周波数の変化幅は、次数を大きくするに従って徐々に小さくなっていく。したがって、次数を大きくするだけでは、通過域のバンド幅を小さくするのに限界がある。また、あまり次数を大きくし過ぎると、デジタルフィルタの段数が増えて、回路規模が増大する。これに対して、上述のようにローパスフィルタとハイパスフィルタとを合成する方法によれば、次数をそれほど大きくしなくても、通過域のバンド幅を十分に小さくすることができる。

【0065】

次に、合成により得たハイパスフィルタの係数を 10^{-3} で丸めた後、それを補完型の転写係数に変換する。その結果を示したのが図15である。図15において、左側の数列は、合成フィルタ係数を 10^{-3} で丸めた結果を示すものであり、右側の数列は、補完型の転写係数に変換した結果を示すものである。このように、ハイパスフィルタのフィルタ係数群を転写フィルタ係数群に変換することにより、ローパスフィルタのフィルタ係数群を得ることができる。そこで、図15の右側に示す転写フィルタ係数の数列を新たなフィルタ係数群として、求めるローパスフィルタを構成する。さらに、当該ローパスフィルタを複数段縦続接続して次数を調整し、通過域のバンド幅を調整する。

【0066】

図16および図17は、このようにして作成したローパスフィルタの周波数—ゲイン特性および周波数—位相特性を示す図である。これから分かるように、カットオフ周波数がほぼ20KHz、通過域がほぼ平坦で、遮断域の傾斜が極めて大きい理想型に近いローパスフィルタを得ることができる。また、直線位相特性も実現することができる。

【0067】

以上のように、本実施形態によれば、 $\{-1, 0, 9, 16, 9, 0, -1\}$ の比率から成る数列をフィルタ係数群として用いる基本ローパスフィルタを利用して、フィルタの縦続接続、クロックレートの変換、フィルタ係数群の転写を任意に組み合わせて適用することにより、所望の周波数特性を有するデジタルフィルタを極めて簡単に設計することができる。

【0068】

次に、フィルタの縦続接続およびフィルタ係数群の転写を行うことにより、カットオフ周波数を微細に調整する方法について説明する。

上述したように、ローパスフィルタの次数を大きくしていくと、カットオフ周波数は小さくなる方へ変化していく。逆に、ハイパスフィルタの次数を大きくしていくと、カットオフ周波数は大きくなる方へ変化していく。しかも、これらの変化幅は、次数を大きくするに従って徐々に小さくなっていく。

【0069】

このような性質を利用して、図18に示すように、まず1次のローパスフィルタの接続段数を1つずつ増やしていく。このとき、縦続接続によって小さくなる方へ変化していくカットオフ周波数が、目的とするカットオフ周波数を飛び超えるまで、接続段数を増やしていく（a）。そして、ローパスフィルタをn段接続して目的のカットオフ周波数を飛び超えたら、当該縦続接続によって得られたフィルタ係数群を、補完型の転写係数に変換する。これにより、n次のハイパスフィルタのフィルタ係数群が得られる。

【0070】

次に、このようにして得たn次のハイパスフィルタの接続段数を1つずつ増やしていく。ここでは、n次のハイパスフィルタを縦続接続していくので、カットオフ周波数の変化幅は、1次のローパスフィルタをn段接続したときの変化幅に続けて更に小さくなっていく。そして、このとき大きい方へ変化していくカットオフ周波数が、目的とするカットオフ周波数を先ほどとは逆方向から再び飛び超えるまで、接続段数を増やしていく（b）。

【0071】

そして、n次のハイパスフィルタをm段接続して目的のカットオフ周波数を飛び超えたら、当該縦続接続によって得られたフィルタ係数群を、補完型の転写係数に変換する。これにより、nm次のローパスフィルタのフィルタ係数群が得られる。次に、このようにして得たnm次のローパスフィルタの接続段数を1つずつ増やしていく。そして、小さい方へ変化していくカットオフ周波数が、目的とするカットオフ周波数を再び飛び超えるまで、接続段数を増やしていく（c）。

【0072】

以下同様にして、当該縦続接続によって得られたフィルタ係数群をもとに、その転写フィルタ係数群の生成と、当該転写フィルタ係数群を用いる中間成果物のフィルタの縦続接続とを繰り返し行う。これにより、得られるカットオフ周波数と目的のカットオフ周波数との誤差を小さくしていき、最終的なフィルタ係数群を得る。

【0073】

このような周波数の微調整方法を用いれば、任意のカットオフ周波数を特性として持つローパスフィルタあるいはハイパスフィルタを、極めて簡単な操作で設計することができる。

【0074】

以上に説明した本実施形態のデジタルフィルタおよびフィルタ設計の手法は、ハードウェア構成、DSP、ソフトウェアの何れによっても実現することが可能である。例えばソフトウェアによって実現する場合、本実施形態のデジタルフィルタおよびフィルタ設計装置は、実際にはコンピュータのCPUあるいはMPU、RAM、ROMなどで構成され、RAMやROMに記憶されたプログラムが動作することによって実現できる。

【0075】

したがって、コンピュータが上記本実施形態の機能を果たすように動作させるプログラムを例えばCD-ROMのような記録媒体に記録し、コンピュータに読み込ませることによって実現できるものである。上記プログラムを記録する記録媒体としては、CD-ROM以外に、フレキシブルディスク、ハードディスク、磁気テープ、光ディスク、光磁気ディスク、DVD、不揮発性メモリカード等を用いることができる。また、上記プログラムをインターネット等のネットワークを介してコンピュータにダウンロードすることによっても実現できる。

【0076】

また、コンピュータが供給されたプログラムを実行することにより上述の実施形態の機能が実現されるだけでなく、そのプログラムがコンピュータにおいて稼働しているOS（オペレーティングシステム）あるいは他のアプリケーションソフト等と共同して上述の実施形態の機能が実現される場合や、供給されたプログラムの処理の全てあるいは一部がコンピュータの機能拡張ボードや機能拡張ユニットにより行われて上述の実施形態の機能が実現される場合も、かかるプログラムは本発明の実施形態に含まれる。

【0077】

なお、上記実施形態では、基本ローパスフィルタに対するフィルタ係数群の数列として $\{-1, 0, 9, 16, 9, 0, -1\}$ を用い、基本ハイパスフィルタ

に対するフィルタ係数群の数列として $\{1, 0, -9, 16, -9, 0, 1\}$ を用いたが、上記実施形態で説明した条件を満たす数列であれば、これ以外の数列をフィルタ係数群として用いても良い。

【0078】

また、上記実施形態では、補完型の転写フィルタ係数群の例として、転写前後の各フィルタ係数値を対応する要素どうしで加算した場合、数列の中央値どうしの加算結果が1となり、それ以外の加算結果が0となる場合について説明したが、係数値の加算結果がトータルで1となるようにしても良い。例えば、中央値どうしの加算結果が0.5で、その両隣の値どうしの加算結果が0.25ずつである場合などが該当する。

【0079】

このような条件を満たす転写フィルタ係数群を求める方法は、基本とするフィルタ係数群の数列の中央値については0.5から中央値を減算し、中央値の両隣の値については0.25からその両隣の値を減算する。そして、これ以外については絶対値をそのままにして符号反転すればよい。

【0080】

また、上述した実施形態は単なる一例を示したに過ぎないものであって、本発明はこれに限定されるものではない。すなわち、フィルタの縦続接続、クロックレートの変換、フィルタ係数群の転写を任意に組み合わせて適用することにより、任意の周波数特性を有するFIRデジタルフィルタを簡易的に設計することが可能である。

【0081】

その他、上記実施形態は、何れも本発明を実施するにあたっての具体化の一例を示したものに過ぎず、これによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその精神、またはその主要な特徴から逸脱することなく、様々な形で実施することができる。

【0082】

【発明の効果】

以上説明したように本発明によれば、所望の周波数特性を有するFIRデジタ

ルフィルタを極めて簡易的に設計することができる。

【図面の簡単な説明】

【図 1】

基本ローパスフィルタの構成例を示す図である。

【図 2】

基本のフィルタ係数群の説明図である。

【図 3】

図 2 に示したフィルタ係数群の周波数－ゲイン特性を示す図である。

【図 4】

図 1 の基本ローパスフィルタを n 段 ($n \geq 1$) 縦続接続した場合に得られる n 次のフィルタ係数群の数列を示す図である。

【図 5】

n 次 ($n = 1, 2, 4, 8, 16$) のフィルタ係数群の数列を F F T した結果の周波数－ゲイン特性を示す図である。

【図 6】

1 次～16 次のフィルタ係数群の最大値とカットオフ周波数のバンド幅との相関関係を示す図である。

【図 7】

クロックレートを $1/4$ にした場合のローパスフィルタの構成例を示す図である。

【図 8】

図 7 に示したローパスフィルタおよびこれを 4 段縦続接続した 4 次ローパスフィルタの周波数－ゲイン特性を示す図である。

【図 9】

4 次のクロックレート 1 のローパスフィルタおよび 4 次のクロックレート 1 の対称型ハイパスフィルタの周波数－ゲイン特性を示す図である。

【図 10】

4 次のクロックレート 1 のローパスフィルタ係数群から、4 次のクロックレート 1 のハイパスフィルタ係数群を求める転写を説明するための図である。

【図 1 1】

4 次のクロックレート 1 のローパスフィルタおよび 4 次のクロックレート 1 の補完型ハイパスフィルタの周波数－ゲイン特性を示す図である。

【図 1 2】

8 次のクロックレート $1/2$ のローパスフィルタの周波数－ゲイン特性を示す図である。

【図 1 3】

2 1 次のクロックレート 1 のハイパスフィルタの周波数－ゲイン特性を示す図である。

【図 1 4】

図 1 2 に示す 8 次のローパスフィルタと、図 1 3 に示す 2 1 次のハイパスフィルタとを合成した場合に得られる周波数－ゲイン特性および周波数－位相特性を示す図である。

【図 1 5】

8 次ローパスフィルタと 2 1 次ハイパスフィルタとの合成フィルタ係数から補完型の転写係数への転写を説明するための図である。

【図 1 6】

最終成果物であるローパスフィルタの周波数－ゲイン特性を示す図である。

【図 1 7】

最終成果物であるローパスフィルタの周波数－位相特性を示す図である。

【図 1 8】

カットオフ周波数を微細に調整するための方法を説明するための図である。

【符号の説明】

1 1 ～ 1 6 D型フリップフロップ

2 1 ～ 2 5 係数器

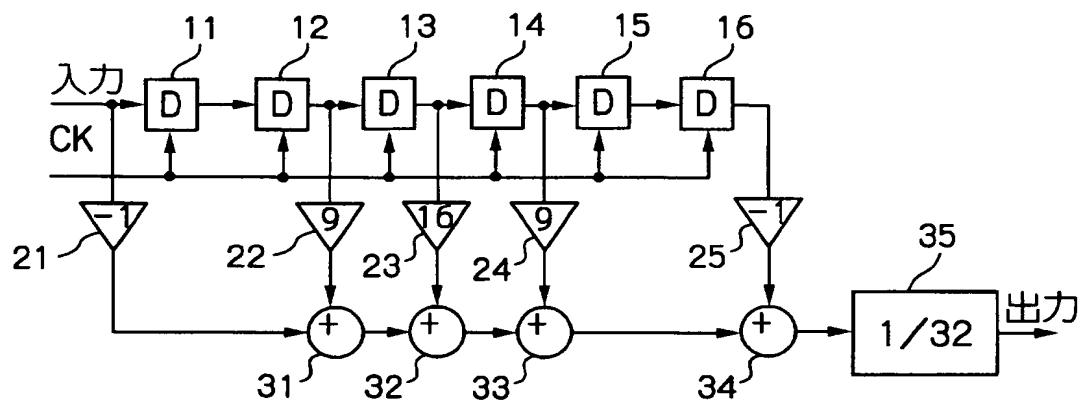
3 1 ～ 3 4 加算器

3 5 $1/32$ 倍乗算器

【書類名】 図面

【図 1】

基本ローパスフィルタ



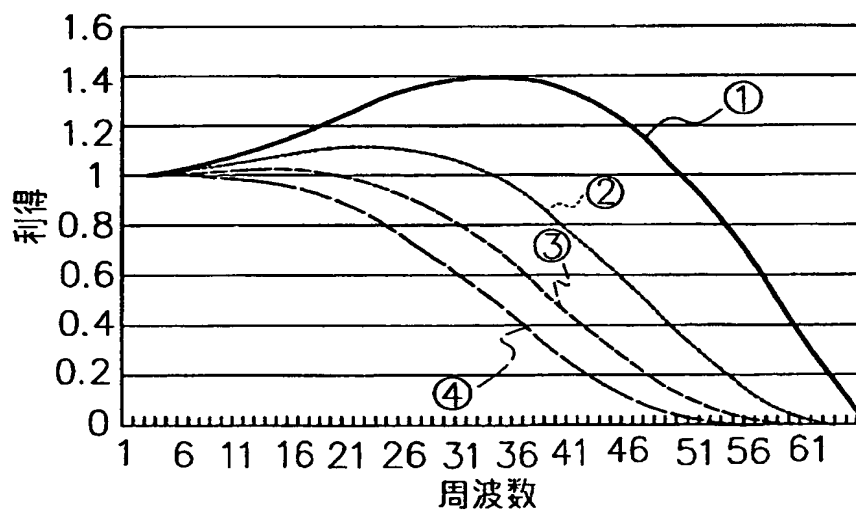
【図 2】

フィルタ係数の説明図

①	②	③	④
-1	-1	-1	-1
3	2	1	0
3	6	8	9
-1	2	8	16
	-1	1	9
		-1	0
			-1

【図 3】

図2に示したフィルタ係数の周波数－ゲイン特性

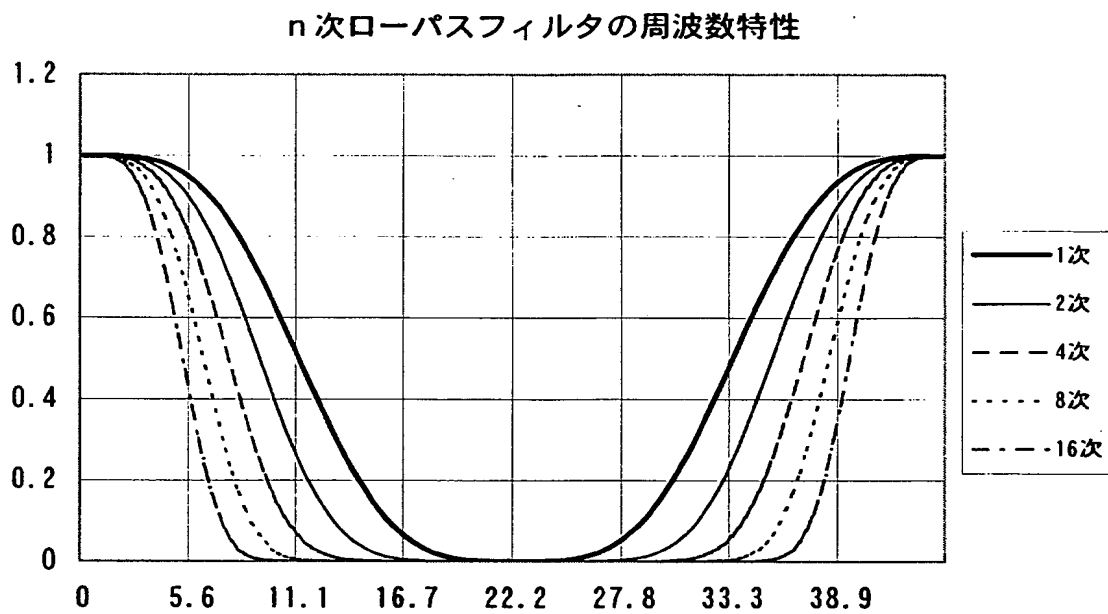


【図 4】

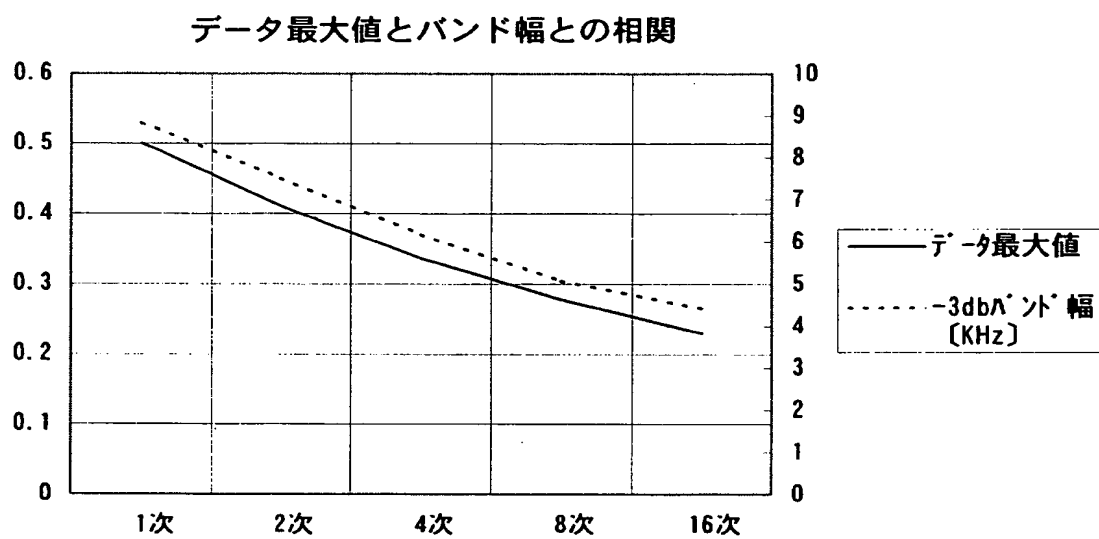
n 次ローパスフィルタのフィルタ係数群

	1 次 C 1	2 次 C 2	4 次 C 3
R 1	-0.031		
R 2	0		
R 3	0.281	0.001	
R 4	0.5	0	
R 5	0.281	-0.018	
R 6	0	-0.031	
R 7	-0.031	0.062	0
R 8		0.281	0
R 9		0.41	0
R 10		0.281	0
R 11		0.062	0
R 12		-0.031	0.002
R 13		-0.018	0
R 14		0	-0.013
R 15		0.001	-0.028
R 16			-0.001
R 17			0.109
R 18			0.263
R 19			0.337
R 20			0.263
R 21			0.109
R 22			-0.001
R 23			-0.028
R 24			-0.013
R 25			0
R 26			0.002
R 27			0
R 28			0
R 29			0
R 30			0
R 31			0

【図5】

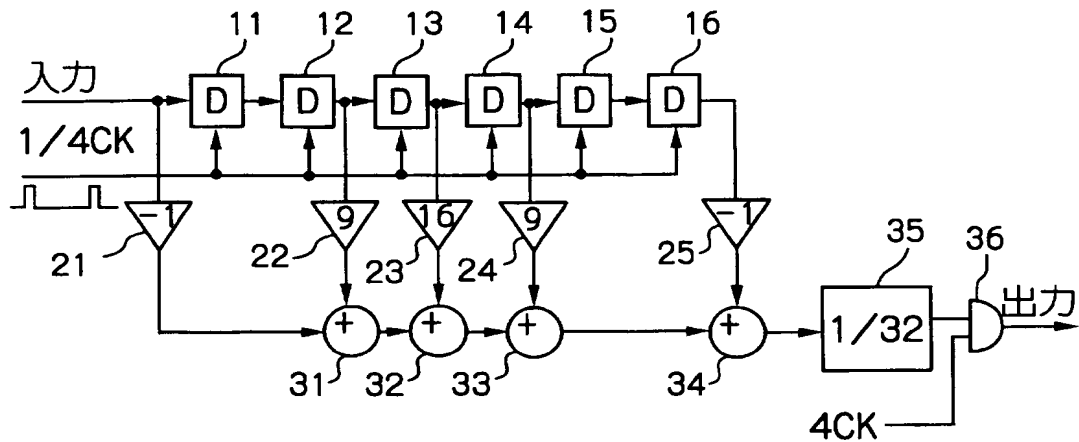


【図6】



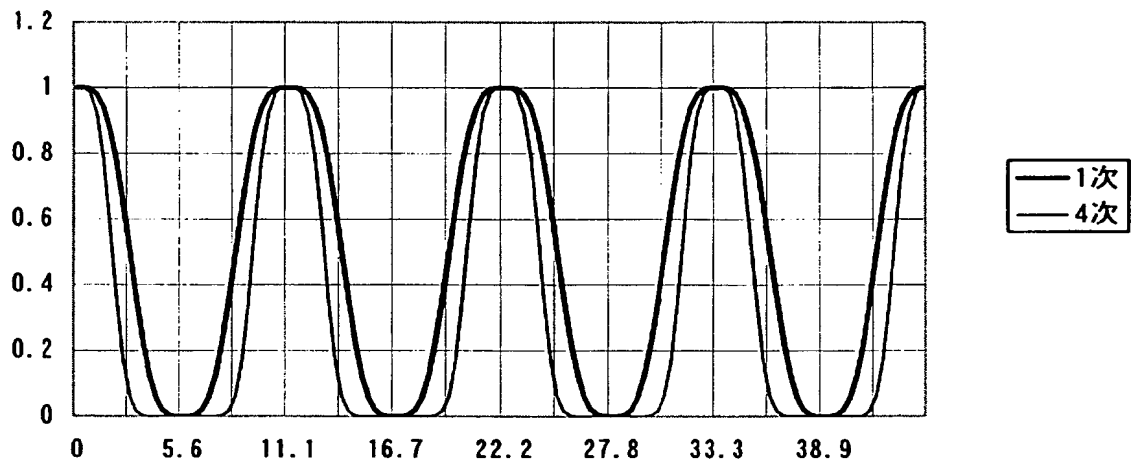
【図 7】

クロックレート1/4のローパスフィルタ

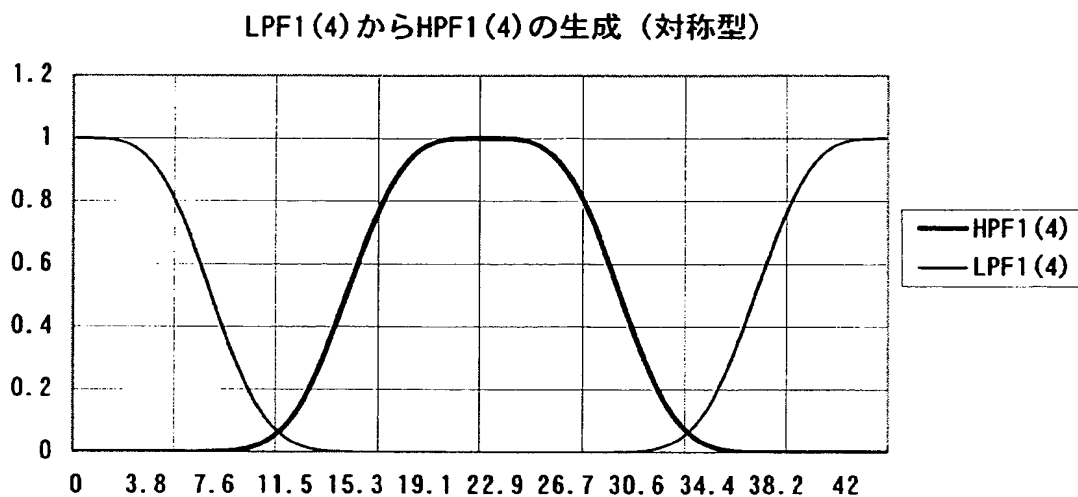


【図 8】

1/4CKローパスフィルタの周波数特性



【図 9】

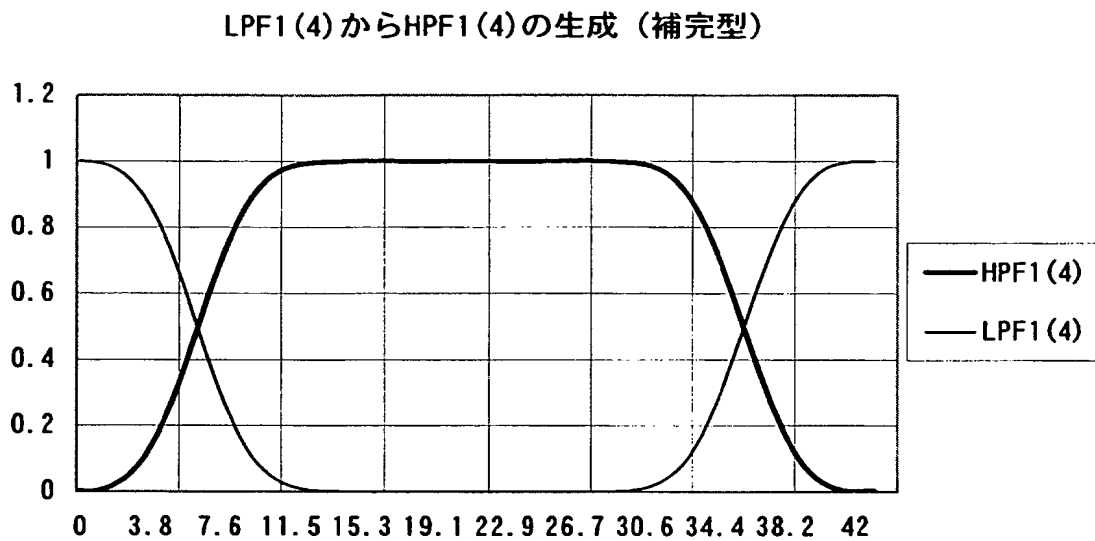


【図 1 0】

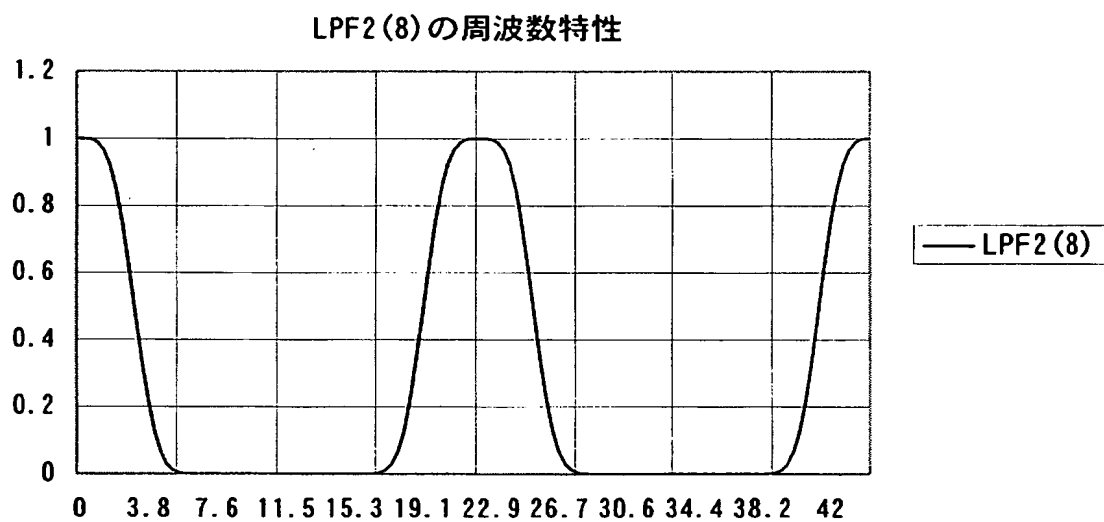
ローパスフィルタ係数からハイパスフィルタ係数への転写

LPF1 (4)	HPF1 (4)
0.002 -0.002=	-0.002
0	0
-0.013	0.013
-0.028	0.028
-0.001	0.001
0.109	-0.109
0.263	-0.263
0.337 1-0.337=	0.663
0.263	-0.263
0.109	-0.109
-0.001	0.001
-0.028	0.028
-0.013	0.013
0	0
0.002	-0.002

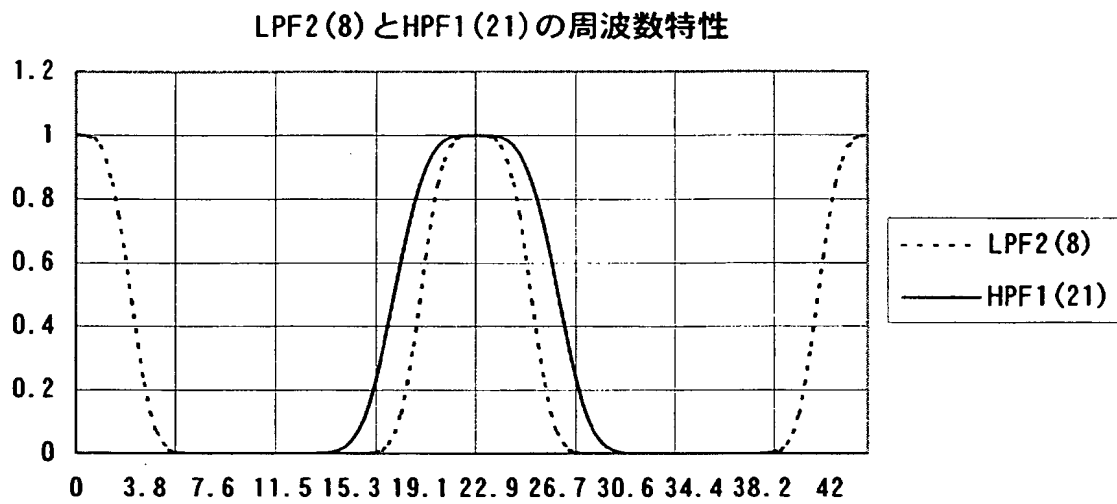
【図 1 1】



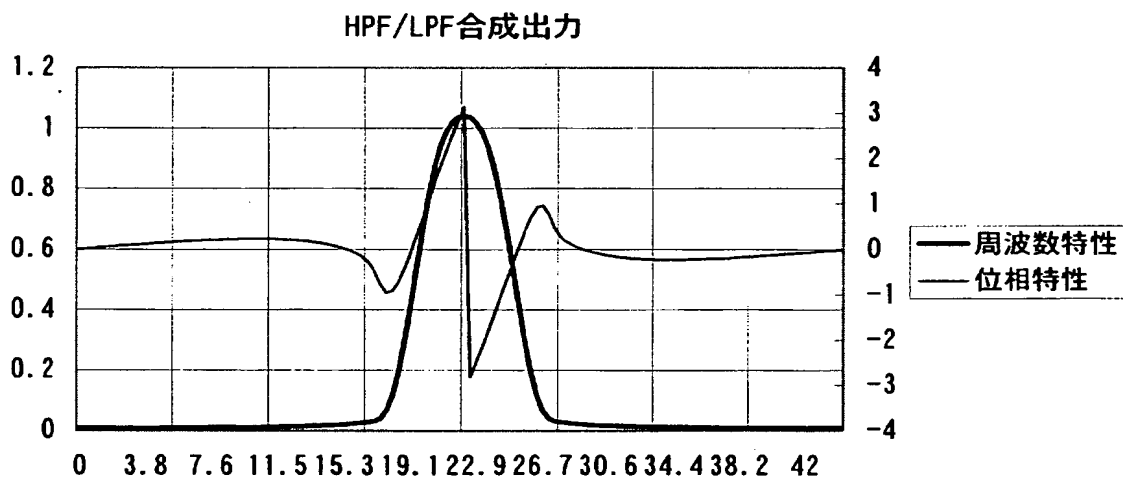
【図 1 2】



【図 13】



【図 14】

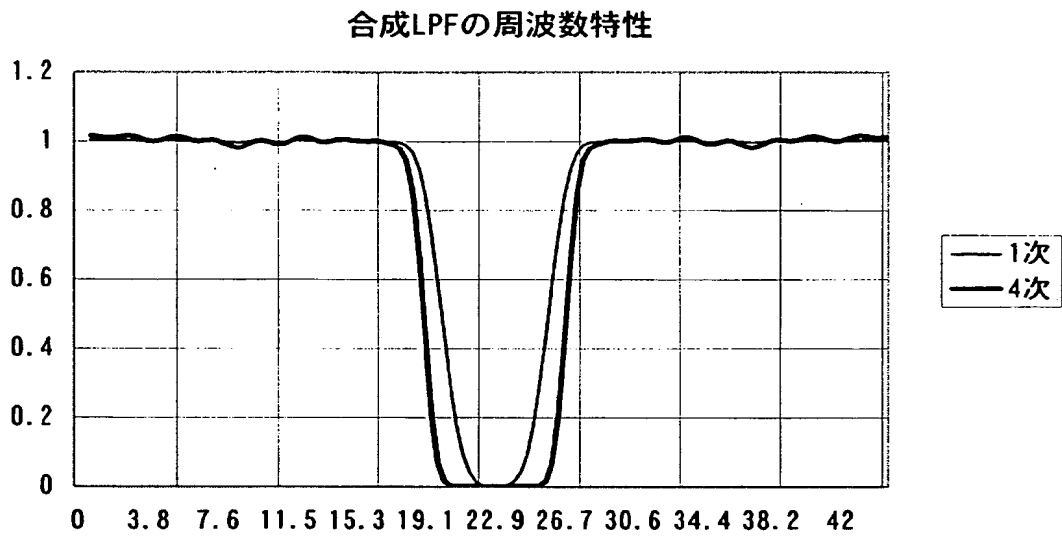


【図 1 5】

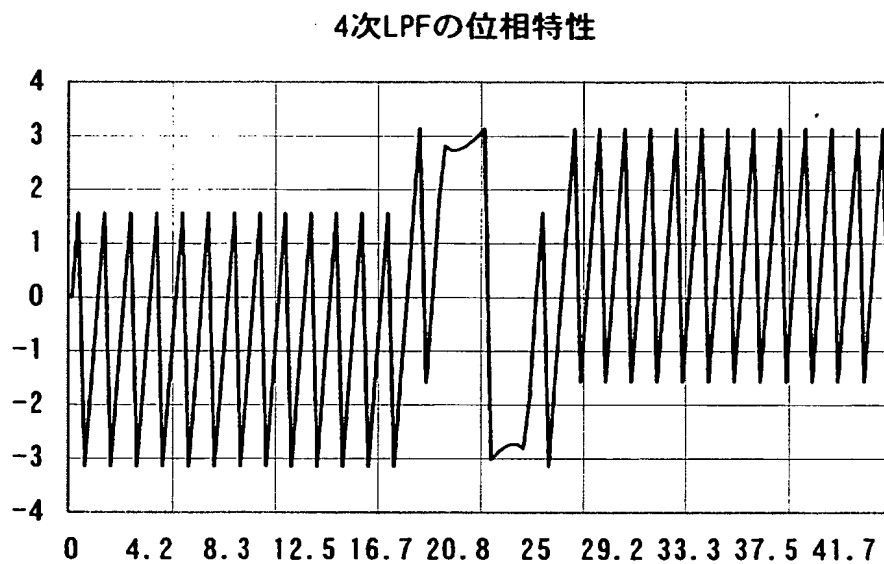
合成係数から転写係数への変換

合成係数	転写係数
-0.001	0.001
0.001	-0.001
-0.001	0.001
0.001	-0.001
0	0
-0.002	0.002
0.005	-0.005
-0.008	0.008
0.011	-0.011
-0.012	0.012
0.01	-0.01
-0.004	0.004
-0.008	0.008
0.025	-0.025
-0.046	0.046
0.07	-0.07
-0.094	0.094
0.113	-0.113
-0.127	0.127
0.131	0.869
-0.127	0.127
0.113	-0.113
-0.094	0.094
0.07	-0.07
-0.046	0.046
0.025	-0.025
-0.008	0.008
-0.004	0.004
0.01	-0.01
-0.012	0.012
0.011	-0.011
-0.008	0.008
0.005	-0.005
-0.002	0.002
0	0
0.001	-0.001
-0.001	0.001
0.001	-0.001
-0.001	0.001

【図 1 6】

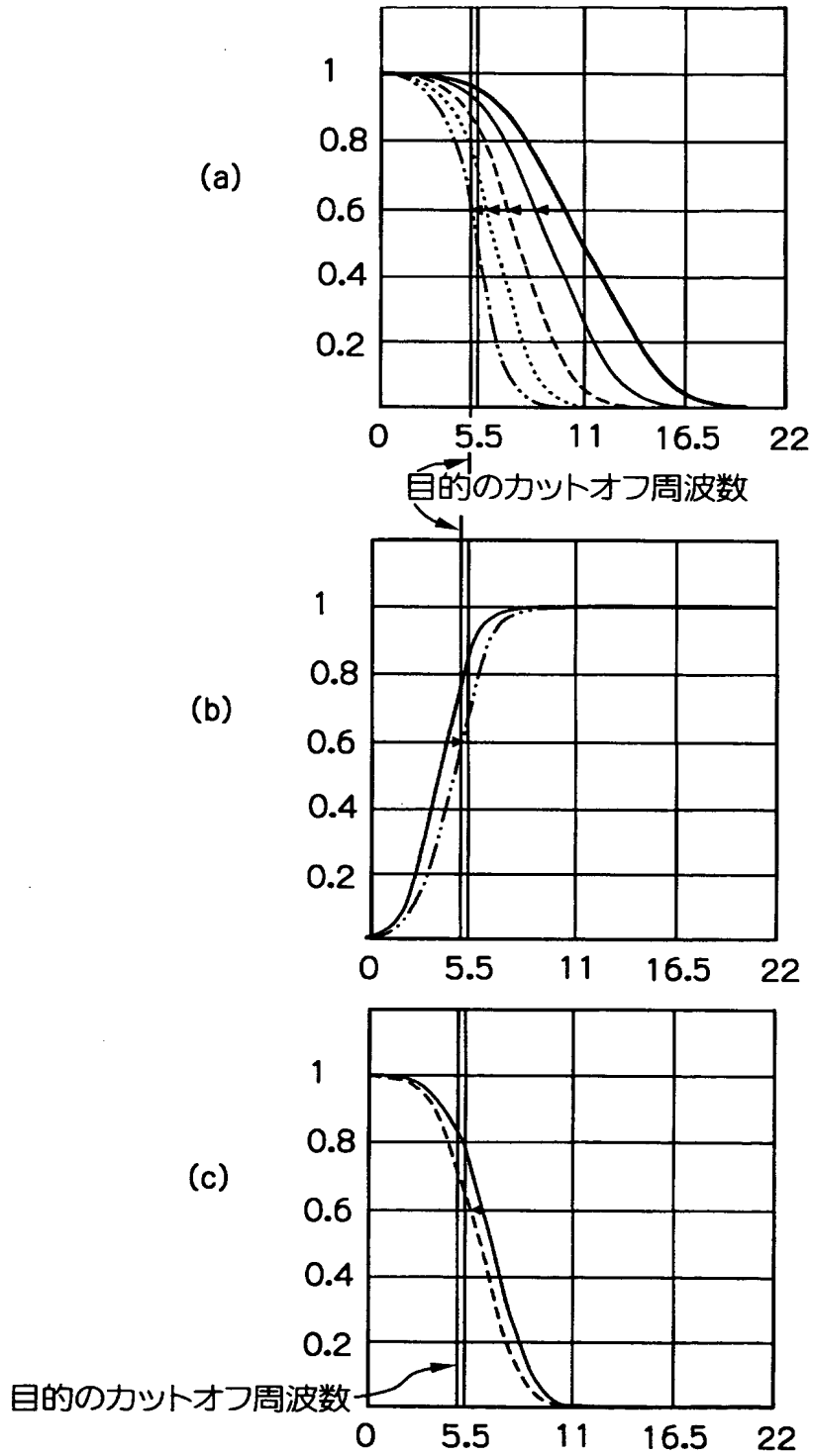


【図 1 7】



【図 18】

カットオフ周波数の微調整



【書類名】 要約書

【要約】

【課題】 所望の周波数特性を有する F I R デジタルフィルタを簡易的に設計できるようにする。

【解決手段】 遅延器 1 1 ～ 1 6 の各タップの信号を、係数器 2 1 ～ 2 5 に与えられるフィルタ係数群によりそれぞれ数倍した後加算して出力するデジタルフィルタにおいて、数列が対称型であり、数列の合計値が非ゼロで、数列の 1 つ飛びの合計値が同符号で互いに等しくなるような値、例えば $\{-1, 0, 9, 16, 9, 0, -1\}$ をフィルタ係数群として用いることにより、上記数列の符号を変える程度の簡単な操作だけで、ローパスフィルタからハイパスフィルタを設計できるようにする。また、フィルタの縦続接続、クロックレートの変換、フィルタ係数群の転写を任意に組み合わせて適用することにより、所望の周波数特性を有するデジタルフィルタを極めて簡単に設計することもできるようにする。

【選択図】 図 1

特願 2 0 0 1 - 2 7 3 3 4 5

出 願 人 履 歴 情 報

識別番号

[5 9 5 0 1 6 5 4 3]

1. 変更年月日 1 9 9 9 年 5 月 2 4 日
 [変更理由] 住所変更
 住 所 埼玉県浦和市中尾 4 0 9 - 1 - D 1 1 5
 氏 名 酒井 康江

2. 変更年月日 2 0 0 2 年 3 月 6 日
 [変更理由] 住所変更
 住 所 埼玉県さいたま市中尾 4 0 9 - 1 - D 1 1 5
 氏 名 酒井 康江